



## MODULADOR DIGITAL EDUCACIONAL EM FPGA PARA USO EM AULAS DE LABORATÓRIO DE TELECOMUNICAÇÕES

**Luiz Antônio Corrêa Júnior** – [luiz.jrr@hotmail.com](mailto:luiz.jrr@hotmail.com)

Universidade Federal de Juiz de Fora-MG  
Rua José Lourenço Kelmer, S/n - Martelos  
36036-330 – Juiz de Fora – Minas Gerais

**Álvaro Augusto Machado de Medeiros** – [alvaro@engenharia.ufjf.br](mailto:alvaro@engenharia.ufjf.br)

Universidade Federal de Juiz de Fora-MG  
Rua José Lourenço Kelmer, S/n - Martelos  
36036-330 – Juiz de Fora – Minas Gerais

**Iago de Almeida Oliveira** – [iago.oliveira@engenharia.ufjf.br](mailto:iago.oliveira@engenharia.ufjf.br)

Universidade Federal de Juiz de Fora-MG  
Rua José Lourenço Kelmer, S/n - Martelos  
36036-330 – Juiz de Fora – Minas Gerais

**Thiago Vieira Nogueira Coelho** – [thiago.coelho@engenharia.ufjf.br](mailto:thiago.coelho@engenharia.ufjf.br)

Universidade Federal de Juiz de Fora-MG  
Rua José Lourenço Kelmer, S/n - Martelos  
36036-330 – Juiz de Fora – Minas Gerais

**Alexandre Bessa dos Santos** – [alexandre.bessa@engenharia.ufjf.br](mailto:alexandre.bessa@engenharia.ufjf.br)

Universidade Federal de Juiz de Fora-MG  
Rua José Lourenço Kelmer, S/n - Martelos  
36036-330 – Juiz de Fora – Minas Gerais

**Daniel Discini Silveira** – [danielsilveira@gmail.com](mailto:danielsilveira@gmail.com)

Universidade Federal de Juiz de Fora-MG  
Rua José Lourenço Kelmer, S/n - Martelos  
36036-330 – Juiz de Fora – Minas Gerais

Organização



**UDESC**  
UNIVERSIDADE  
DO ESTADO DE  
SANTA CATARINA



**UNISOCIESC**  
Educação e Tecnologia

Promoção



**ABENGE**  
Associação Brasileira de Educação em Engenharia



**Resumo:** *Este artigo apresenta o projeto de um gerador de modulações digitais em FPGA dedicado ao ensino e à prática laboratorial de Telecomunicações. Com a demanda crescente por ferramentas tecnológicas para serem utilizadas em aulas práticas, este gerador é uma alternativa ao uso de equipamentos de medidas, que apresentam ótima flexibilidade no seu uso, porém custo elevado; e também a kits específicos laboratoriais, que têm um custo razoavelmente menor, porém pouca flexibilidade. O projeto, sua construção, e testes são abordados. Finalmente, os resultados são comparados a um kit didático comercial, mostrando a viabilidade do uso deste projeto para práticas laboratoriais.*

**Palavras-chave:** *FPGA, Gerador de Sinais, Kit Educacional, Modulação Digital.*

Organização



**UDESC**  
UNIVERSIDADE  
DO ESTADO DE  
SANTA CATARINA



**UNISOCIESC**  
Educação e Tecnologia

Promoção



**ABENGE**  
Associação Brasileira de Educação em Engenharia



## 1. INTRODUÇÃO

Com o crescimento atual da renda da população e a popularização dos meios de comunicações, como o celular, internet, televisão, entre outros, os sistemas de telecomunicações atuais atingiram um novo patamar de exigência, pois a banda necessária para a transmissão de dados a uma alta velocidade aumentou de maneira significativa. Para satisfazer esta demanda, os padrões dos sistemas modernos de comunicações são projetados para operar com altas taxas de dados, o que demanda modulações digitais (GUIMARAES, 2009).

Este tipo versátil de modulação, que vem substituindo modulações analógicas, como é o caso recente da televisão digital, deve ser abordado e estudado na teoria e na prática em um curso na área de Telecomunicações. Entretanto, o alto custo de equipamentos de medidas ou kits importados comerciais dedicados para este fim pode ser um dificultador para o estudo deste importante tema em laboratórios do curso. Esta dificuldade motivou o desenvolvimento de um modulador versátil, que pudesse ser utilizado para diversos fins laboratoriais, a um custo acessível.

Construiu-se então um modulador de sinais em FPGA capaz de representar as modulações 4-QAM, 16-QAM, 8-PSK e 16-PSK para uma largura de banda básica de até 3 MHz, com um filtro de saída do tipo cosseno levantado, sendo possível selecionar diferentes fatores de roll-off (RO) deste filtro, possibilitando assim práticas na área de radiofrequência (RF). O sinal a ser modulado vem de um gerador de sequências aleatórias (gerador PN) interno ao FPGA, também parte do projeto. Para a construção do algoritmo em Verilog foi utilizada a propriedade do paralelismo do FPGA. Essa característica permite a execução de várias operações matemáticas simultâneas, possibilitando-se atingir a largura de banda desejada.

Como parâmetro de comparação foi utilizado um kit didático comercial da empresa Dreamcatcher, o ME1100, que faz uso de dois geradores de sinais Keysight 33500B, e também de um software proprietário da empresa, que envia os dados via comandos SCPI para estes geradores, emulando assim os sinais I e Q de um modulador digital padrão. Este kit também é utilizado nas aulas de laboratório de telecomunicações da (constará na versão final)...

A constelação do sinal de transmissão banda básica pôde ser avaliada utilizando o Osciloscópio Tektronix MSO2012B. Os sinais gerados no FPGA e no Kit ME1100 são então enviados para um gerador de RF Keysight N9310A, que translada este sinal para a frequência de 20 MHz, utilizando seu mixer interno (up-converter), possibilitando a visualização do sinal em um canal de transmissão. A largura de banda do sinal transmitido foi verificada pelo Analisador de Espectro CXA N9000A, que possibilitou também a análise da porcentagem de erro de magnitude vetorial do sinal (%EVM). O setup completo de testes e desenvolvimento pode ser visto na Figura 1.

Organização



**UDESC**  
UNIVERSIDADE  
DO ESTADO DE  
SANTA CATARINA

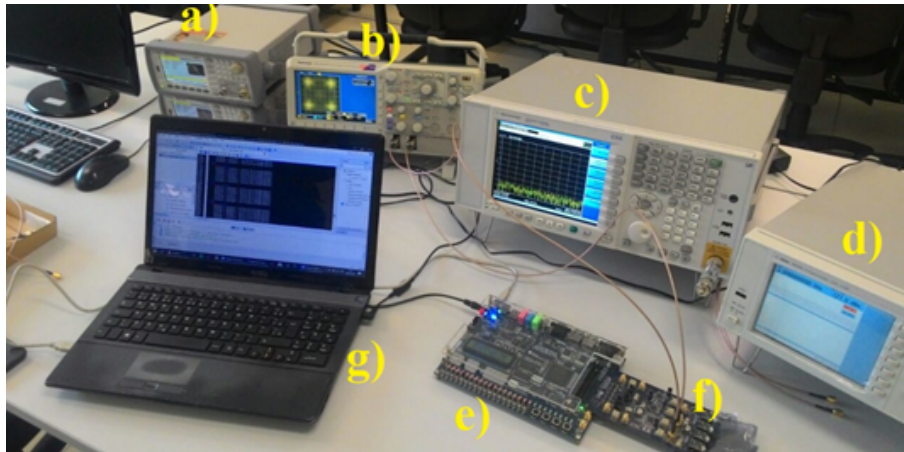


Promoção





Figura 1 – a) Keysight 33500B, b) Tektronix MSO2012B, c) Keysight CXA N9000A, d) Gerador de sinais de RF Keysight N9310A e) Altera FPGA DE2-115 f) Altera ADC/DAC g) Notebook pessoal.



Ao final, os resultados são comparados a fim de se verificar a viabilidade de uso do sistema desenvolvido.

## 2. Desenvolvimento

As próximas seções apresentarão o desenvolvimento da plataforma educacional, incluindo razões para utilizar o kit FPGA da Altera DE2-115 e o desenvolvimento do algoritmo.

### 2.1. A Escolha do FPGA

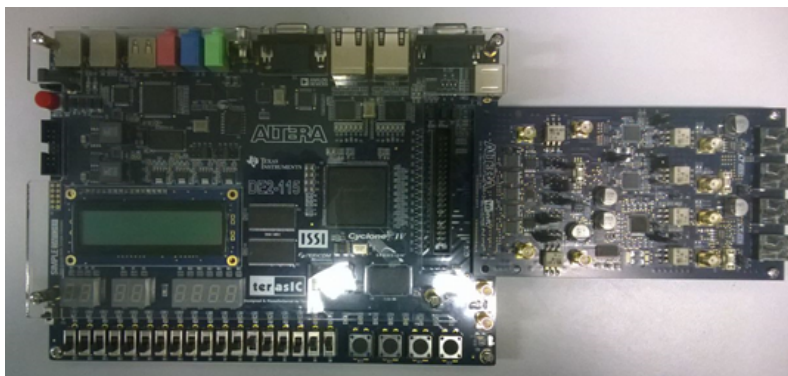
Circuitos eletrônicos dedicados possuem um tempo de projeto demasiadamente alto e nenhuma flexibilidade. Em contrapartida, microprocessadores programados em linguagem C possuem limitações quanto à frequência e número de bits de saída. O FPGA é uma arquitetura que possui uma divisão de blocos programáveis que podem operar em alta velocidade, o que possibilita uma grande flexibilidade. O FPGA se apresenta como uma solução para circuitos digitais de alta frequência, podendo ser utilizado para plataformas educacionais (VIEIRA; LIMA, 2014) (MELO; DIAS, 2011).

Para permitir o uso de um FPGA, optou-se pelo uso de um kit de desenvolvimento do fabricante Altera (DE2-115). Este kit possibilita, via placa ADC/DAC, receber e enviar sinais com 14 bits, ou seja, uma resolução de 16384 valores diferentes (Altera, 1995). Essas características fazem com que o este kit seja uma escolha adequada para um modulador de níveis como o proposto. A Figura 2 apresenta o kit DE2-115 contendo o FPGA utilizado.

A programação foi feita através do software Quartus II, que possui uma versão gratuita para download no próprio site (Altera, 2017), tornando o trabalho mais acessível. A capacidade de realizar várias operações em paralelo do FPGA possibilitou cálculos a uma velocidade elevada, sendo ideal para um sistema de geração em RF.



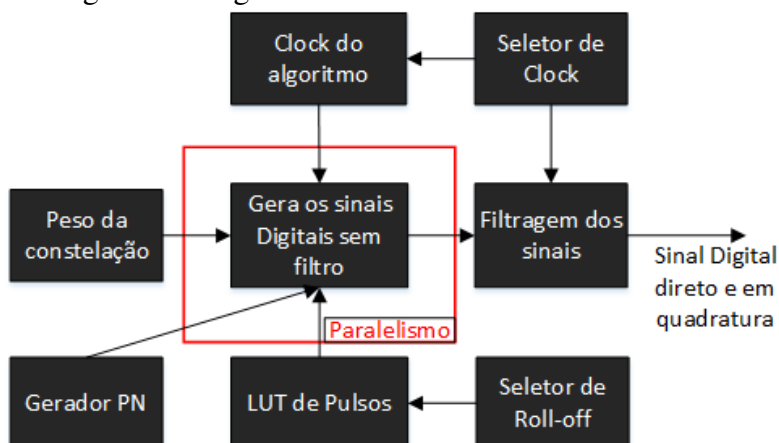
Figura 2 – Kit Altera FPGA DE2-115 e o conversor Altera D/A.



## 2.2. Lógica do Algoritmo

A Figura 3 mostra um diagrama em blocos do algoritmo. Foram disponibilizadas quatro tipos de modulações diferentes no projeto final: 4-QAM, 16-QAM, 8-PSK e 16-PSK. Essas modulações são selecionadas através de chaves, que distribuem os pesos dos símbolos de acordo com uma codificação Gray (LATHI, 2000).

Figura 3 – Fluxograma do algoritmo.



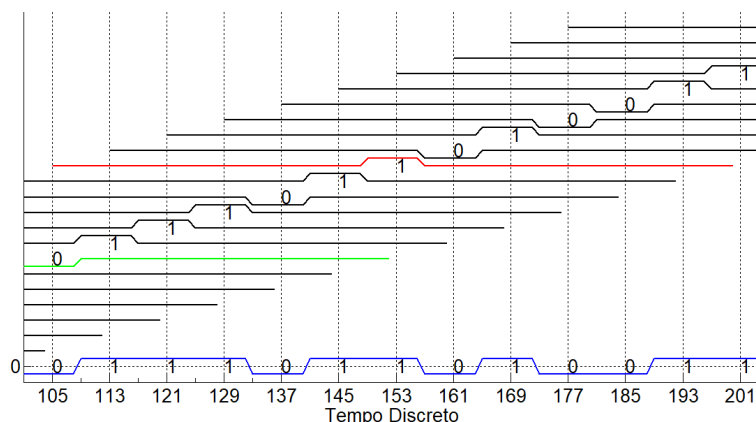
Os dados a serem transmitidos são gerados a partir de uma PN de 15 bits. O algoritmo acessa na look-up table (LUT) um pulso básico de transmissão quadrado, definido pela sequência PN gerada, como mostrado na Figura 3, gerando então dois sinais que serão transmitidos simultaneamente em quadratura, de acordo com o agrupamento dos bits em símbolos. A defasagem é inserida somente posteriormente. Em resumo, os 96 pontos do pulso do símbolo atual são somados com pulsos truncados anteriores, gerando-se assim o sinal de transmissão. O roll-off é definido através do acesso à memória, a largura de banda é definida pela frequência de operação do algoritmo, e os pesos da constelação pelo fator multiplicado ao pulso acessado na memória. Para se ter uma flexibilidade maior, todas as opções de modulações e fatores de roll-off do filtro de saída podem ser selecionadas de acordo com chaves disponíveis no próprio kit de desenvolvimento do FPGA.

Pode-se ver na Figura 4 um exemplo de como o código trabalha.





Figura 4 – Funcionamento do algoritmo.



Nesta figura, o sinal azul é a soma dos pulsos truncados mostrados em preto, verde e vermelho. Vê-se que o sinal vermelho começa no instante 105 mas, nesse instante, o sinal transmitido é o valor do pulso verde, que começou antes do vermelho. Essa diferença ocasiona um atraso de transmissão, pois um dado a ser transmitido só aparecerá no sinal em um instante posterior.

Vê-se também na Figura 4, que cada novo dado gera 8 pontos na saída. As operações que geram estes 8 pontos são realizadas em paralelo, pois se elas fossem feitas de forma sequencial, o algoritmo não conseguiria ter a largura de banda desejada em RF.

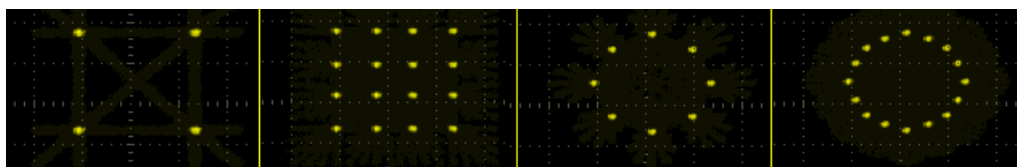
### 3. Resultados Práticos

Nesta seção são apresentados vários resultados das medições efetuadas no sinal de saída do modulador.

#### 3.1. Constelações das Modulações

O usuário pode facilmente alterar as constelações geradas através chaves dip-switch do sistema implementado em FPGA. É possível visualizar estas constelações através do osciloscópio Tektronix MSO2012B (função Acquire, XY display). Estas constelações são melhor visualizadas quando o filtro de roll-off é desconsiderado. As telas deste equipamento contendo várias constelações são mostradas na Figura 5.

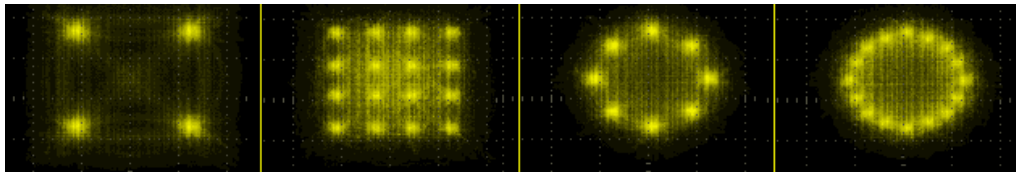
Figura 5 – Constelações para os diferentes tipos de modulações, sem filtro roll-off de saída.



Na Figura 6 pode-se ver as constelações com um pulso cosseno levantado de roll-off 0,2.



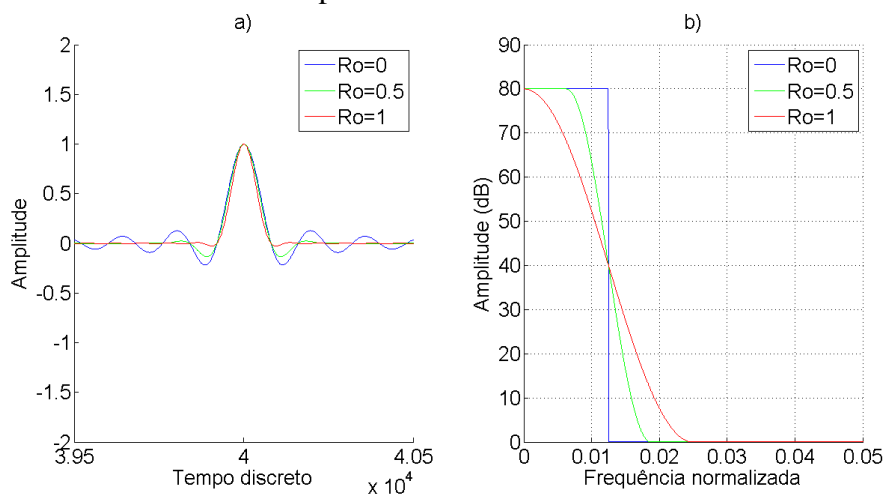
Figura 6 – Constelações com o pulso de transmissão (roll-off = 0,2).



### 3.2. Pulso de Transmissão e Seleção de Roll-Off

O sinal quadrado de transmissão, originado no gerador PN, possui um espalhamento espectral teórico infinito, não podendo gerar assim um sinal de largura de banda limitada. Na prática, um sinal transmitido deve possuir uma largura de banda limitada, a fim de se possibilitar a transmissão de vários sinais separados em canais diferentes. O pulso sinc é um pulso de largura de banda limitada, mas possui o problema de demorar vários ciclos para que o seu valor decaia significativamente. Uma alternativa à sinc pura é o uso do cosseno levantado, que é uma variação desta função (PROAKIS, 1995). Esse possui a vantagem de decair mais rápido, facilitando uma melhor representação por uma versão truncada, porém, a largura de banda que ele ocupa é maior. Na Figura 7 pode-se observar que o cosseno levantado varia de um pulso igual a sinc para um roll-off (RO) igual a 0 até um pulso com máxima largura de banda com um RO=1.

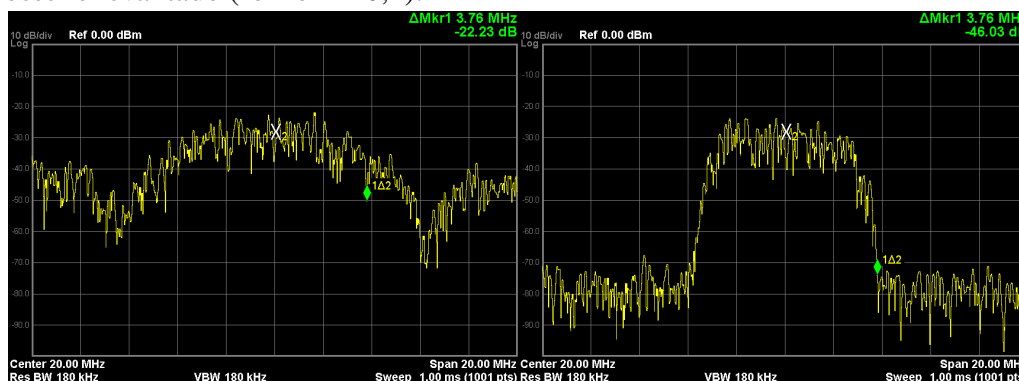
Figura 7 – Cosseno Levantado para diferentes ROs.



Para se comprovar estes importantes conceitos, é interessante visualizar o sinal que será transmitido no domínio da frequência. Pode-se então utilizar um gerador de RF Keysight N9310A. Este gerador de sinais de RF possui um up-converter interno IQ, o qual translaça um sinal direto e um em quadratura para a frequência desejada (neste caso 20 MHz). A Figura 8 mostra o resultado da transmissão de um pulso quadrado (sem ser submetido a nenhum filtro de transmissão) e de um pulso que foi submetido a utilização de um filtro de cosseno levantado de roll-off igual a 0,2 na saída.



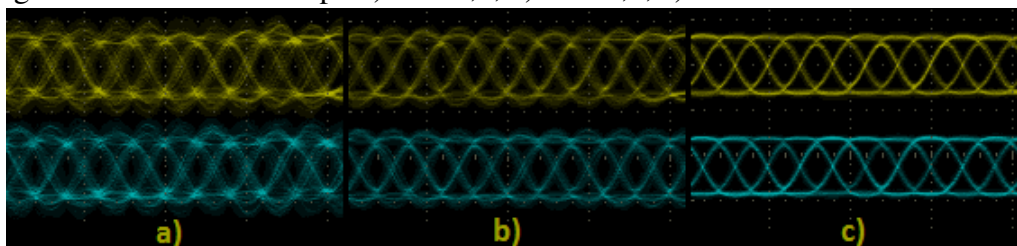
Figura 8 – Transmissão de um pulso quadrado e de pulso submetido a um filtro cosseno levantado (roll-off = 0,2).



É importante ressaltar que o pulso utilizado é truncado em 96 pontos. Mesmo com esta limitação observa-se uma diferença de 40 dB entre a banda passante e o resto do espectro.

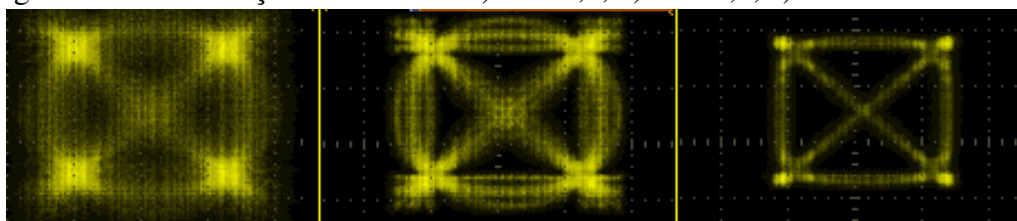
O roll-off de 0,2 não é a única possibilidade, podendo-se selecionar ROs de 0,2 até 1. A Figura 9 apresenta o efeito da variação do roll-off no tempo em um sinal de 4-QAM.

Figura 9 – Análise no tempo a) RO=0,2, b) RO=0,5, c) RO=1



A Figura 10 mostra as diferentes constelações 4-QAM geradas pela variação do roll-off.

Figura 10 – Constelação de símbolos a) RO=0,2, b) RO=0,5, c) RO=1

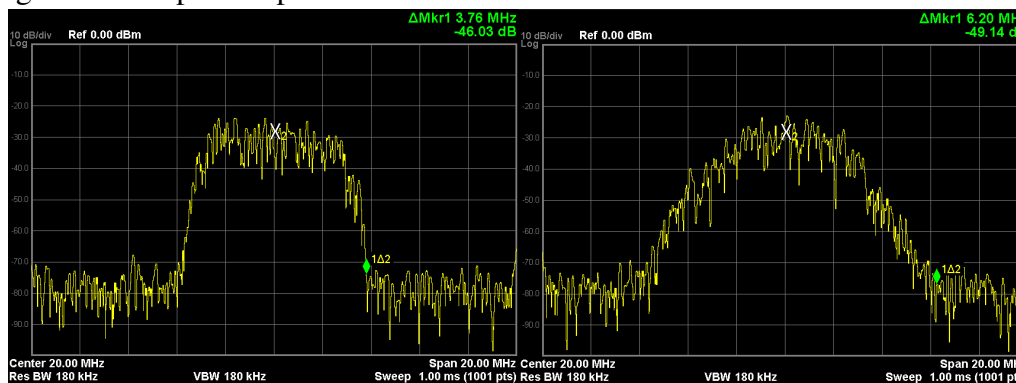


O efeito do aumento de banda pode ser observado na prática utilizando um analisador de espectros. Na Figura 11 em a) o sinal possui uma relação sinal ruído de 40 dB em 3,76 MHz de banda, utilizando sinal banda básica de 1,56 MHz e um filtro com roll-off igual a 0,2 e em b) o sinal possui uma relação sinal ruído de 40 dB em 6,20 MHz de banda, utilizando um filtro com roll-off igual a 1. O mesmo efeito teórico apresentado na Figura 7 acontece na Figura 11.





Figura 11 – Espectros para diferentes ROs.



Analisando a Figura 11 b) pode se inferir que quanto menor o roll-off melhor, mas esta conclusão é verdadeira apenas para canais ideais. Em um sistema real, com atrasos de fase, um roll-off maior pode evitar a interferência inter simbólica dos símbolos transmitidos (LATHI, 2000).

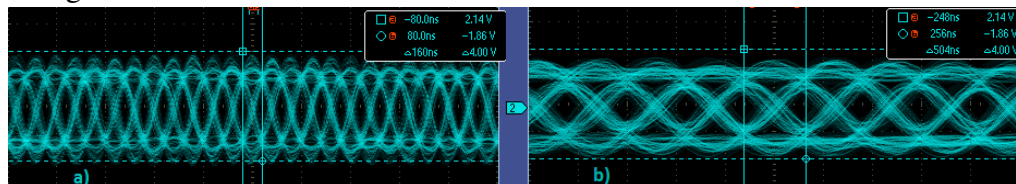
### 3.3. Variação da Frequência

Uma variação no clock utilizado gera uma alteração na frequência do sinal de saída e na sua largura de banda. A diminuição da frequência do clock pode ocasionar a repetição de um mesmo ponto por vários instantes; e um sinal que é simplesmente dilatado apresenta espalhamento espectral.

Para evitar espalhamento espectral indevido, cada possibilidade de frequência de transmissão possui um filtro butterworth de ordem 3 específico na saída para não se ter a formação de harmônicos (MITRA, 2005). Os coeficientes do filtro são definidos pelo Matlab (Mathworks, 2017), e sua implementação foi feita no FPGA, o que faz com que seja um sistema de geração completo.

A Figura 12 representa dois sinais, um que transmite 6,5 Mega símbolos por segundo e outro de 2,08 Mega símbolos por segundo.

Figura 12 – (RO=0,2) a) 6,25 Mega símbolos por segundo b) 2,08 Mega símbolos por segundo



Além das 2 taxas apresentadas anteriormente, o algoritmo construído possui a opção de 8 frequências de saída de símbolos: 6,25; 4,1666; 3,125; 2,5; 2,0834; 1,7858 e 1,5626 Mega símbolos por segundo. Todas estas variações possuem um filtro butterworth de ordem 3 específico com os coeficientes projetados no Matlab e implementados na FPGA.



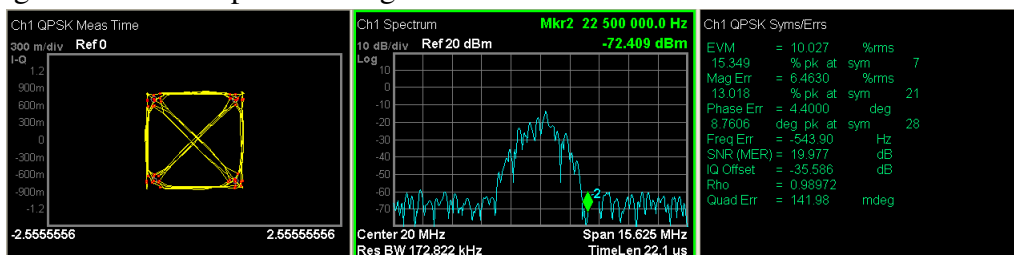
### 3.4. Comparação com um Kit Comercial

Para validação dos resultados obtidos, realiza-se a comparação do sistema implementado em FPGA com o kit Dreamcatcher ME1100, que configura dois geradores Keysight 33500B para transmitir uma modulação específica. A base utilizada para comparação é um sistema de transmissão utilizando um filtro de roll-off igual a 1 e uma largura de banda de 2,5 MHz (2,5 Mega símbolos), e a magnitude de erro vetorial (EVM) será utilizada para validar a comparação. A EVM é um índice de desempenho que mede a precisão da constelação transmitida. Quanto maior for a porcentagem da EVM, maior será a distância que o símbolo estará em média da sua posição ideal. Esse valor é obtido através da Equação 1 (MCKINLEY, 2004).

$$EVM_{RMS} = \left[ \frac{\sum_{r=1}^N |S_{ideal,r} - S_{medido,r}|^2}{\frac{1}{N} \sum_{r=1}^N |S_{ideal,r}|^2} \right]^{\frac{1}{2}} \quad (1)$$

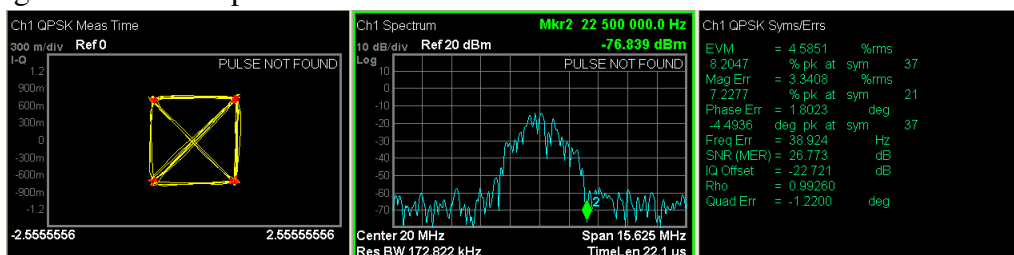
A Figura 13 ilustra o desempenho do kit ME1100 medido através de um Analisador de sinais Keysight CXA N9000A. Os geradores 33500B apresentaram uma EVM de 10% como desempenho. Vale ressaltar que são equipamento de medidas de alto custo.

Figura 13 – Desempenho do Agilent 33500B.



O resultado apresentado pelo sistema implementado em FPGA pode ser visto na Figura 14.

Figura 14 – Desempenho do kit contendo FPGA.



O EVM obtido foi de 4,56%, superando o desempenho do kit Dreamcatcher ME1100, portanto este sistema implementado em FPGA pode ser utilizado para a geração de modulações digitais utilizadas frequentemente em telecomunicações sem prejuízos na constelação e na EVM.



#### 4. CONSIDERAÇÕES FINAIS

O objetivo deste trabalho é apresentar a construção de uma plataforma educacional que gere modulações digitais, possibilitando aos alunos a visualização na prática de vários conceitos, a um preço acessível. Para esse propósito, utilizou-se um sistema implementado em FPGA, que apresenta ótima flexibilidade, e que pode estar presente em vários laboratórios. A implementação do algoritmo valeu-se da capacidade de paralelismo presente no FPGA para se gerar um sinal com uma largura de banda satisfatória.

O algoritmo gera diferentes tipos de modulação, em diferentes frequências, e com diferentes configurações do filtro de saída, sendo ideal para uma aplicação educacional. A prática pode então ser realizada de maneira mais simples, utilizando-se do kit do FPGA, um conversor D/A e um osciloscópio.

A EVM do algoritmo em comparação a um kit similar Dreamcatcher ME1100, que utiliza geradores Agilent 33500B, foi satisfatória. Esse resultado confirma que uma prática utilizando o sistema implementado em FPGA não apresenta prejuízos se comparado a um kit didático comercial Dreamcatcher ME1100.

#### Agradecimentos

Os autores gostariam ao programa de pós-graduação da Universidade Federal de Juiz de Fora (PPEE/UFJF) e à FAPEMIG pelo apoio prestado para a realização deste projeto.

#### REFERÊNCIAS BIBLIOGRÁFICAS

Altera. *CLPDs vs FPGAs – Comparing High-Capacity Programmable Logic*. 1995.

Altera. *Quartus Prime Lite Edition*. 2017. Available in: [http://dl.altera.com/?edition=](http://dl.altera.com/?edition=lite)  
[lite](http://dl.altera.com/?edition=lite).

GUIMARAES, D. A. *Digital Transmission – A Simulation Aided Introduction with Vissim/Comm*. [S.l.: s.n.], 2009. v. 1.

LATHI, A. P. *Digital Signal Processing and Linear Systems*. [S.l.: s.n.], 2000. v. 1.

Mathworks. *Butterworth filter design*. 2017. Available in: [https://www.mathworks.com/](https://www.mathworks.com/help/signal/ref/butter.html)  
[help/signal/ref/butter.html](https://www.mathworks.com/help/signal/ref/butter.html).

MCKINLEY, M. D. EVM calculation for broadband modulated signals. *64th ARFTG*, Orlando, p. 45–52, 2004.

MELO, F. E.; DIAS, R. A. FPGA para todos: Um projeto para a disseminação da tecnologia de lógica programável. *COBENGE 2011*, 2011.

MITRA, S. K. *Digital Signal Processing – A Computer-Based Approach*. [S.l.: s.n.], 2005. v. 3.

PROAKIS, J. G. *Digital Communications*. [S.l.: s.n.], 1995. v. 3.

VIEIRA, A. P.; LIMA, C. R. E. Aplicação de processamento digital de imagem como auxílio ao ensino de lógica reconfigurável. *COBENGE 2014*, 2014.

Organização



**UDESC**  
UNIVERSIDADE  
DO ESTADO DE  
SANTA CATARINA



**UNISOCIESC**  
Educação e Tecnologia

Promoção



**ABENGE**  
Associação Brasileira de Educação em Engenharia