

IMPLEMENTAÇÃO DE AULAS PRÁTICAS DE CIRCUITOS INTEGRADOS NA GRADUAÇÃO DE ENGENHARIA ELETRÔNICA

João P. C. Cajueiro – joaopaulo@ee.ufpe.br

Departamento de Eletrônica e Sistemas – Universidade Federal de Pernambuco
Av. Acadêmico Hélio Ramos, S/N - 4º andar, Cidade Universitária
50740-530 – Recife - PE

***Resumo:** Este artigo trata do implementação de aulas práticas de circuitos tipicamente integrados dentro da graduação de Engenharia Eletrônica. É mostrada a importância dos circuitos integrados na eletrônica atual e é feita uma breve descrição de alguns blocos de circuitos utilizados em microeletrônica. Foram desenvolvidas maneiras de implementar estes blocos em laboratórios didáticos e inseridas em aulas práticas de duas disciplinas da graduação em Engenharia Eletrônica da UFPE. Alguns resultados obtidos das aulas práticas implementadas são mostrados, comprovando a eficácia destes laboratórios.*

***Palavras-chave:** Circuito integrado, Eletrônica, Transistor*

1 INTRODUÇÃO

Atualmente a maior parte da eletrônica é implementada através de circuitos integrados (CIs), seja pelo uso de CIs já prontos, como um microcontrolador ou um amplificador operacional, seja através de CIs programáveis, como FPGAs para circuitos digitais. Isto ocorre devido ao barateamento da produção em grande escala conseguido com as técnicas de microfabricação.

De forma geral, os problemas que envolvem a concepção de circuitos utilizando componentes discretos são diferentes dos que envolvem os CIs. Por exemplo, em um circuito discreto temos a disponibilidade a um custo relativamente baixo de resistores de alta precisão, como 1% ou melhor, enquanto que em CIs a precisão de um resistor é tipicamente da ordem de 30% (HASTINGS, 2001). Por outro lado, em um circuito integrado temos uma facilidade para fazer dispositivos de características muito próximas (diz-se dispositivos casados), o que é difícil de conseguir com dispositivos discretos. Isto faz com que tenhamos circuitos com a mesma finalidade mas com topologias diferentes para implementação discreta ou integrada.

Porém tal barateamento ocorre apenas para grandes escalas, ou seja, para a fabricação de milhares ou até milhões de circuitos iguais. O custo da fabricação de CIs em pouca quantidade é muito alto, o que praticamente inviabiliza a confecção de circuitos para fins didáticos. Isto dificulta a realização de aulas práticas de circuitos integrados, e boa parte do conhecimento acerca do funcionamento destes circuitos fica baseado na teoria ou em simulações.

Aqui apresentamos alguns circuitos que tipicamente são implementados integrados e maneiras de implementá-los e utilizá-los em aulas práticas com componentes discretos e/ou circuitos integrados comerciais, com o propósito de melhorar o aprendizado através de práticas (COELHO, NAKAO, 2001; ROCHA et al., 2005)

Ressalte-se ainda que alguns blocos de circuitos integrados já são estudados na graduação de diversas universidades, tais como espelho de corrente, par diferencial e o próprio amplificador operacional. Como práticas com estes circuitos já são comuns eles não serão abordados neste texto.

2 CIRCUITOS ESTUDADOS

Foram desenvolvidas atividades práticas em cima de três categorias básicas de circuitos: Lógica combinacional CMOS, lógica sequencial CMOS e capacitores chaveados. Foram escolhidos circuitos CMOS por ser esta a tecnologia mais usual de microeletrônica atualmente.

2.1 Lógica CMOS

Para circuitos lógicos, podemos considerar o transistor como uma chave entre dreno e fonte controlada pela tensão entre porta e fonte (V_{GS}). Um nMOS fica aberto quando V_{GS} é negativo e fechado quando V_{GS} é positivo. É possível considerar que o transistor aberto tem resistência infinita na maioria dos casos (a resistência entre dreno e fonte de um transistor aberto é superior a $1\text{ M}\Omega$), mas deve-se considerar a resistência do transistor ligado (de centenas de Ω s a alguns $\text{k}\Omega$ s, dependendo da tecnologia e da geometria do mesmo).

O transistor nMOS age como uma chave que liga a saída do circuito a VSS para indicar nível lógico zero e fica aberto quando a saída for de nível lógico 1. O transistor pMOS tem a função contrária a esta. Podemos implementar circuitos lógicos através de uma rede de transistores nMOS (rede *pull-down*) e uma rede de transistores pMOS (rede *pull-up*) (RABAEY, 1995).

Como exemplo deste tipo de circuito, a Figura 1 apresenta uma porta NAND de 2 entradas. A rede *pull-down* é em série para ligar quando A e B forem 1, a *pull-up* é em paralelo, para realizar a operação OR. Ou seja uma rede é o dual da outra. Isto não é verdadeiro apenas para esta porta NAND, mas para qualquer porta CMOS.

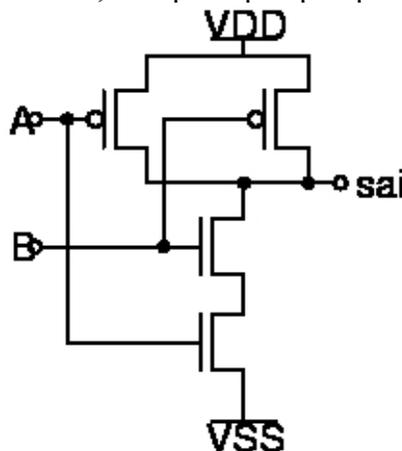


Figura 1 - Porta Lógica NAND CMOS.

Com isto não é preciso construir as duas redes, basta chegar na topologia de uma delas e a outra é o dual da primeira (onde numa rede a ligação é série fica paralelo e vice-versa).

Uma restrição deste tipo de circuito é que os transistores nMOS agem adequadamente como chaves apenas quando ligados à VSS enquanto que os pMOS só funcionam como chaves quando ligados a VDD. Isto faz com que só seja possível uma rede *pull-down* que liga com 1 e uma rede *pull-up* que liga com zero, então só podemos implementar funções do tipo inversoras, ou seja, funções cujas entradas não aparecem barradas, mas que a saída seja barrada (tais como NAND, NOR, etc).

Um outro método de realizar circuitos lógicos na tecnologia CMOS é através da chamada porta de passagem. A Figura 2 mostra o diagrama esquemático deste circuito.

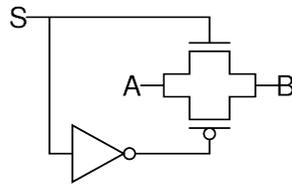


Figura 2 - Porta de passagem.

Este circuito funciona como uma chave entre os pontos A e B. Como os transistores nMOS só tem baixa resistência quando ligados a 0, e os pMOS quando ligados a 1, então colocando um nMOS e um pMOS em paralelo garantimos que um dos 2 terá baixa resistência quando a entrada de controle S for 1. Quando S é zero a resistência entre os pontos A e B fica alta pois ambos transistores estão abertos.

Como exemplo de aplicação, um dos circuitos que utilizam bastante porta de passagem é o multiplexador, como pode ser visto na Figura 3.

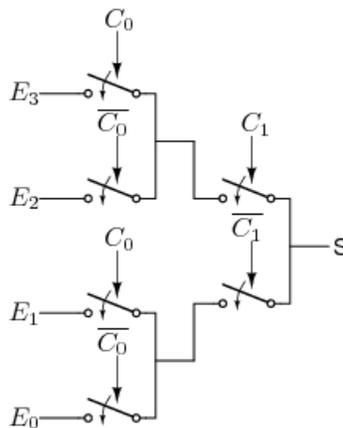


Figura 3: Multiplexador 4 para 1 implementado com portas de passagem.

2.2 Latches e flip-flops CMOS

Em geral se estudam os latches e flip-flops implementados com portas lógicas, como por exemplo o latch NAND e o flip-flop JK mestre-escravo mostrados na figura 4. O problema principal deste tipo de implementação é o tamanho do circuito e respectivo grande número de transistores necessários.

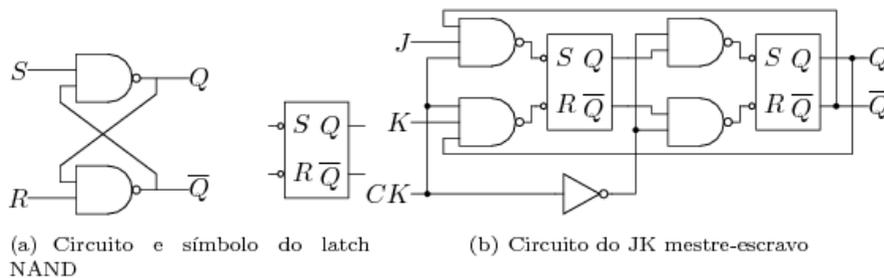


Figura 4: Latch NAND e flip-flop JK mestre-escravo implementados com portas lógicas.

Circuitos de latches integrados fazem uso da porta de passagem e conseguem ser bem mais simples. Existem vários circuitos diferentes, entre os quais destacamos o latch dinâmico e

o pseudo-estático; ambos implementam latches tipo D.

O latch dinâmico (Figura 5(a)) implementa a memória simplesmente armazenando carga em um capacitor, o que é possível em CIs graças a alta resistência de porta de um transistor MOS e da porta de passagem desligada. Ele é utilizado para armazenar sinais que estão sempre sendo recarregados.

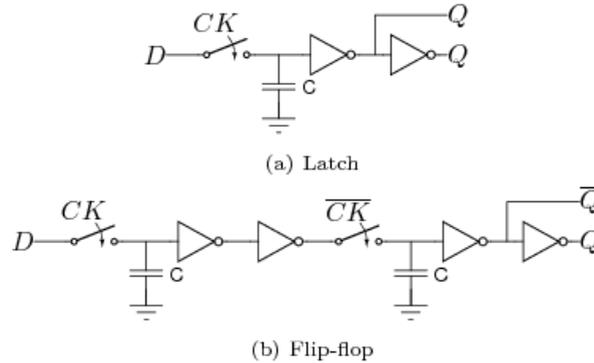


Figura 5: Latch e flip-flop mestre-escravo dinâmico.

No caso do latch pseudo-estático (Figura 6(a)), quando $CK=1$, Q fica igual a entrada D e quando $CK=0$ a ligação dos dois inversores realimentados mantém este valor indefinidamente.

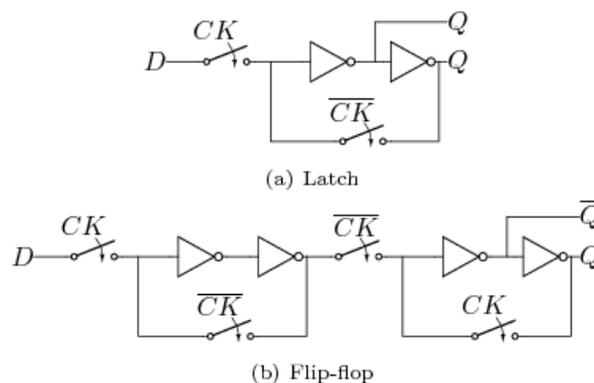


Figura 6: Latch e flip-flop mestre-escravo pseudo-estático.

Para qualquer um dos dois casos, basta colocar 2 latches em série com os sinais de relógio invertidos e se obtêm um flip-flop D mestre-escravo, como mostram as Figuras 5(b) e 6(b).

2.3 Capacitor chaveado

Uma técnica bastante utilizada em circuitos integrados analógicos é a de capacitor chaveado (sigla SC, do inglês *Switched Capacitor*), onde se implementa um resistor (chamado resistor SC) através de capacitores.

O princípio de capacitor chaveado vem das equações básicas dos componentes: num resistor a relação se dá entre corrente e tensão através de $V=R \cdot I$ enquanto que num capacitor a relação é entre carga e tensão $V = C / Q$ ou $Q = C V$. Acrescente-se a isto que corrente nada mais é do que carga por tempo, $I = dQ / dt$, e vê-se que é possível emular um resistor através de um capacitor se ficarmos transportando a carga no capacitor, o que é conseguido através do chaveamento do capacitor, de onde vem o nome *capacitor chaveado*.

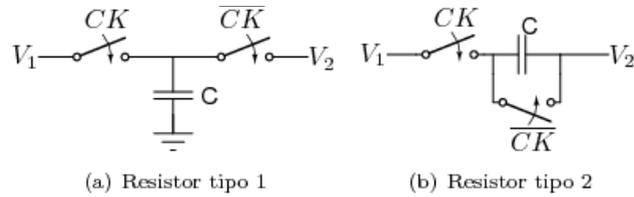


Figura 7: Resistores por capacitores chaveados.

A Figura 7 mostra os dois tipos básicos de resistores SC (REIS, 2006). Analisando o resistor tipo 1, a cada ciclo dos sinais de clock a diferença de carga $(V_1 - V_2)C$ é carregada no capacitor por um lado e descarregada pelo outro lado. Chaveando o circuito a uma frequência f_{CK} e trabalhando com sinais bem mais lentos tal circuito funciona como um resistor. No caso do resistor tipo 2, quando CK for 1 o capacitor carrega com $(V_1 - V_2)C$ e ele é descarregado quando $CK=0$, logo ele também implementa um resistor.

Um integrador implementado com capacitores chaveados (vide Figura 8) segue a equação:

$$V_{sa} = K_I \int V_{en} dt \quad (1)$$

onde:

$$K_I = \frac{-1}{R_{EQ} C_2} = \frac{-f_{CK} C_1}{C_2} \quad (2)$$

Ou seja, a constante de integração é definida pela frequência de um sinal de relógio e da razão de 2 capacitores, e não pelo produto de uma resistência e uma capacitância, o que é vantajoso pois é possível fazer a razão de 2 dispositivos do mesmo tipo ser bem estável em circuitos integrados. Isto vale não apenas para integradores mas também derivadores, filtros e qualquer outro circuito que seja definido pela relação $R \cdot C$.

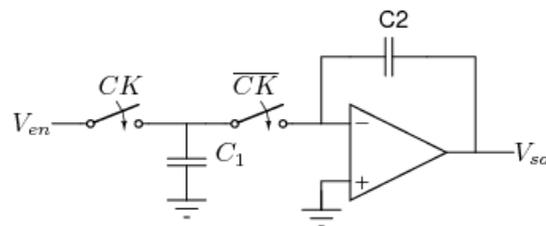


Figura 8: Integrador inversor implementado por capacitor chaveado.

Estas características tornam os capacitores chaveados os principais elementos utilizados ao se implementar circuitos de processamento de sinais analógicos integrados.

3 Metodologia

Para implementar os circuitos aqui mostrados, nos utilizamos de alguns circuitos integrados comerciais tais como o CD4007, CD4016 (CAJUEIRO, 2008) que fazem parte da família de circuitos lógicos CMOS. O diagrama simplificado destes circuitos é mostrado na Figura 9.

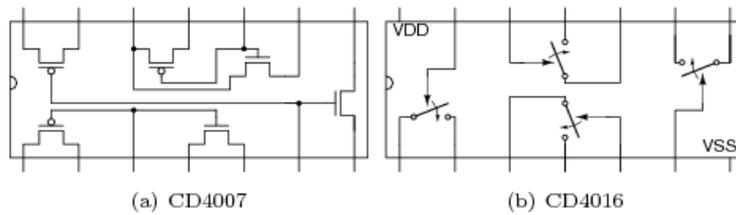


Figura 9: Circuitos integrados comerciais utilizados nas práticas.

O CD4007 é composto de 3 pares complementares de transistores MOS. Os transistores são dispostos de tal forma que é possível montar qualquer função lógica inversora de 3 variáveis ou uma função não inversora de 2 variáveis (invertendo a saída).

Este circuito está sendo utilizado para implementar portas lógicas CMOS em nível de transistor. É pedido aos alunos para implementar um inversor, para começar pelo circuito mais simples possível; uma porta NAND de 3 entradas, que já necessita de todos os transistores do circuito; uma porta OR de 2 entradas, a qual precisa ser implementada como uma NOR de 2 entradas seguida por um inversor; e uma porta de passagem, conectando os transistores como mostra a Figura 10. Tal ligação implementa já a porta de passagem completa com o inversor tal como mostrado na Figura 2.

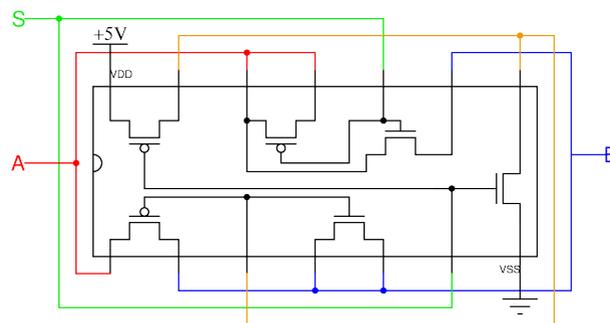


Figura 10: Porta de passagem implementada com o CD4007.

No caso da lógica combinacional a implementação desta forma apenas reduz a frequência de funcionamento do circuito. Esta restrição não se aplica às práticas já que os testes realizados nestes circuitos são estáticos.

O CD4016 tem dentro dele 4 portas de passagem já implementadas com o inversor. Isto permite utilizá-lo para implementação de latches e flip-flops CMOS e de resistores SC. Foram desenvolvidas atividades práticas envolvendo a implementação e teste de um multiplexador 4 para 1, dos 2 tipos de latch e de um integrador SC.

Para o multiplexador foram utilizados 2 CIs CD4016 e um CD4007 para os inversores dos sinais de controle.

No caso dos latches e do integrador o problema da restrição de velocidade é bem mais grave, já que pelo próprio encapsulamento dos dispositivos utilizados quanto pela placa de prototipação utilizada existe fuga de corrente bem maior do que a presente dentro de um circuito integrado. Isto obriga o uso de capacitores bem maiores do que os comumente utilizados nestes circuitos, limitando ainda mais a frequência de chaveamento.

Enquanto em CIs os valores de capacitância comumente utilizados estão na faixa de unidades a centenas de picroFarads, nos circuitos implementados utilizamos capacitores de nanoFarads, ou seja, 3 ordens de grandeza maior.

O latch pseudo-estático foi implementado com os circuitos CD4007 (para os inversores) e CD4016 e o dinâmico foi implementado com mais um capacitor de 6,8 nF. O teste destes

circuito limitou-se a armazenar valores 0 ou 1 no latch e ver que estes valores permanecessem estáveis após colocar $CK=0$.

Para o estudo de capacitores chaveados, foi implementado um integrador como o mostrado na figura 8. Foi utilizado um sinal de relógio de aproximadamente 333 Hz (período de 3 ms). Com estes valores temos, pela equação (1) um circuito que implementa:

$$V_{sa} = -22,6 \int V_{en} dt \quad (3)$$

Os sinais de relógio CK e \overline{CK} são críticos neste circuito, pois deve-se evitar a todo custo que as chaves controladas por sinais opostos sejam acionadas ao mesmo tempo. Logo é necessária a geração de sinais interdigitados, como os mostrados na Figura 11 (JOHNS e MARTIN, 1997).



Figura 11: Sinais de relógio interdigitados.

Embora exista um circuito combinacional relativamente simples que gera sinais de relógio interdigitados, a implementação dele utilizaria aproximadamente 2 ou 3 CIs, logo foi escolhido implementar estes sinais através de um microcontrolador PIC. No nosso caso, utilizamos um PIC16F84 pela disponibilidade do mesmo, mas nada impede que seja utilizado um menor e mais barato ou um de outro fabricante. Ou mesmo que este sinal seja gerado de forma mais convencional com portas lógicas.

Foi feito então um pequeno programa que gera estes sinais em 2 saídas digitais e com a frequência sendo definida através de um potenciômetro ligado a uma entrada analógica do PIC.

4 Resultados

Os circuitos lógicos CMOS já são implementados nas aulas práticas da disciplina Técnicas Digitais, obrigatória para os alunos de Engenharia Eletrônica da UFPE desde o primeiro semestre de 2008. A prática desenvolvida com ele é simples e mostra aos alunos os conceitos básicos de portas lógicas CMOS (CAJUEIRO, 2009).

Quanto as portas lógicas, é pedido apenas que os alunos implementem os circuitos pedidos e testem seu funcionamento, o que geralmente corre a contento exceto por um ou outro fio mal conectado ou por um raro CI queimado.

Para a porta de passagem, pede-se para os alunos aplicarem sinais 0 e 1 lógicos nos pinos S e A e checarem com o auxílio de um teste digital o sinal no pino B. O equipamento do teste digital indica que B fica com o mesmo valor de A quando $S=1$ e que B fica aberto quando $S=0$.

Uma dupla de alunos conduziu também o experimento de medir a resistência entre os pontos A e B do circuito em função de S. O resultado pode ser visto na Figura 12, extraído do relatório deles (SILVA e LEITE, 2008).

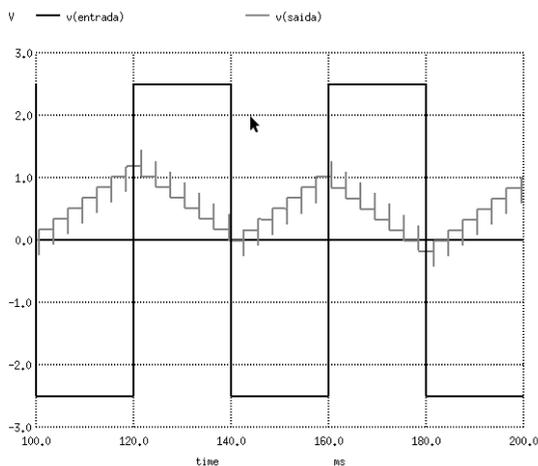
As práticas com multiplexador, latches e capacitor chaveado foram implementadas no primeiro semestre de 2009 como parte da disciplina de Projeto de Circuitos Integrados, eletiva da grade curricular de Engenharia Eletrônica da UFPE.

Para o multiplexador e os latches foi apenas comprovado o funcionamento dos mesmos com sinais estáticos, o que foi conseguido pelos alunos sem maiores esforços.

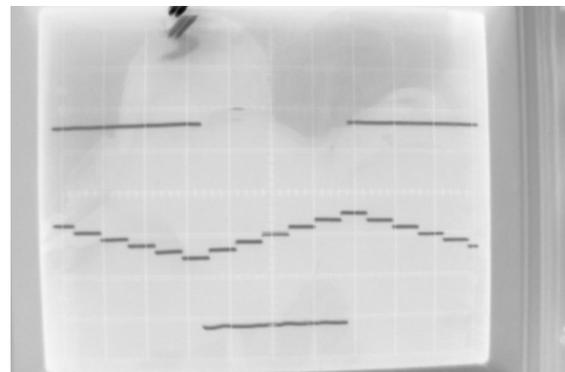


Figura 12: Resultado obtido com a porta de passagem implementada com o CD4007.

No caso do integrador a capacitor chaveado, foi montado o circuito como descrito na metodologia e aplicado uma onda quadrada de $-2,5 V$ a $+2,5 V$ com período de $40 ms$ (frequência de $25 Hz$) em $v_{entrada}$. Analisando a equação vê-se que a saída deve apresentar uma onda triangular com valor pico a pico de $1,133 V$. Na simulação do circuito no SPICE com os modelos dos transistores e do amplificador operacional utilizado foi obtido aproximadamente $1,18 V$ (Figura 13(a)), enquanto que no laboratório foi obtido aproximadamente $1,2 V$ (Figura 13(b)).



(a) Simulado



(b) Obtido

Figura 13: Resultados de simulação e práticos do integrador com capacitor chaveado. No resultado obtido na prática note-se que entrada e saída estão em $1V/divisão$ e a escala de tempo é de $5 ms$ por divisão.

5 Conclusão

Demonstra-se então que é possível a implementação de aulas práticas de circuitos integrados através do uso de componentes discretos e circuitos comerciais de baixo custo. Através delas os alunos absorvem conhecimentos sobre o funcionamento de circuitos

integrados que seriam difíceis de obter através de teoria e simulações.

Ressalte-se que tais circuitos tem sérias limitações quanto a frequência de operação, visto todos os parasitas associados a montagens em protoboard. Isto impede o uso de tais circuitos normalmente mas não impedem o uso didático dos mesmos.

Espera-se conseguir ainda implementar laboratórios com outros circuitos importantes para a eletrônica integrada, tais como conversores A/D e D/A, referências de tensão e mesmo outras topologias dos circuitos aqui apresentados, mas estes já formam uma boa apresentação de circuitos integrados para alunos da graduação.

REFERÊNCIAS BIBLIOGRÁFICAS

CAJUEIRO, J. P. C. **Prática de Lógica CMOS**. Disponível em:

<<http://www2.ee.ufpe.br/joaopaulo/tecnicas/cmos.pdf>> Acesso em: 12 mar. 2009.

CAJUEIRO, J. P. C. **Página da disciplina Técnicas Digitais**. Disponível em:

<<http://www2.ee.ufpe.br/joaopaulo/tecnicas/>> Acesso em: 02 dez. 2008.

COELHO, L.A.B.; NAKAO, O.S. Como Interligar Conhecimentos Teóricos e Aplicá-los num Problema Real? Descrição da Medição da Pressão Interna da Lata de Coca-Cola. In: XXIX Congresso Brasileiro de Ensino de Engenharia – COBENGE 2001, Porto Alegre.

JOHNS, D.; MARTIN, K. **Analog Integrated Circuit Design**, New York: Ed. John Wiley, 1997.

RABAEY, J. M. **Digital Integrated Circuits a design perspective**, Ed. Prentice Hall, 1995.

REIS Fo., C. A. **Tópicos em Circuitos Integrados Analógicos**, Manaus: edição própria, 2006.

ROCHA, R.; MARTINS-FILHO, L.S.; MACHADO, R.F., Analogia eletrônica no ensino de Física (Electronic analogy in Physics teaching), **Revista Brasileira de Ensino de Física**, v. 27, n. 2, p. 211 - 218, 2005

SILVA, D. R.; LEITE, F. M. **Relatório da Prática 1 – Lógica CMOS**, Disciplina Técnicas Digitais, Engenharia Eletrônica - UFPE, Recife, 02 set. 2008.

IMPLEMENTATION OF INTEGRATED CIRCUITS LABS IN ELECTRONIC ENGINEERING GRADUATION COURSES

Abstract: *This paper addresses the problem of implementing practical labs of integrated circuits typical blocks in an electronic engineering graduation course. The relevance of integrated circuits nowadays is shown, followed by a brief description of some typical integrated circuit blocks. An methodology for implementing such blocks in graduation labs is derived and implemented in two classes of electronic engineering at UFPE. Some of the results obtained in class are shown, proving the efficiency of such approach.*

Key-words: integrated Circuits, Electronics, Transistor