



Anais do XXXIV COBENGE. Passo Fundo: Ed. Universidade de Passo Fundo, Setembro de 2006.
ISBN 85-7515-371-4

O ENSINO DA COMPUTAÇÃO RECONFIGURÁVEL NO CURSO DE ENGENHARIA DA COMPUTAÇÃO

Edson Pedro Ferlin – ferlin@unicenp.edu.br

Valfredo Pilla Jr – vpilla@unicenp.edu.br

Engenharia da Computação – UnicenP

Rua Prof. Pedro Viriato Parigot de Souza, 5300 – Campo Comprido

81.280-330 - Curitiba – PR

Resumo: *A computação reconfigurável tem uma importância crescente nas soluções computacionais, justamente por suas duas características principais: desempenho e flexibilidade. Isto é possível devido ao avanço tecnológico dos dispositivos lógicos programáveis, que possibilitam cada vez mais uma alta taxa de integração dos sistemas (hardware e software). Esta integração pode permitir a construção de um sistema complexo em um único dispositivo, os chamados Sistemas em Chip Único (SOC), além de todos os recursos tecnológicos agregados nestes dispositivos. O estudo desta área é multidisciplinar, pois envolve projeto de sistemas digitais, analógicos, firmware e sistemas operacionais, além dos conhecimentos específicos das áreas de aplicação dos sistemas. Em função disto, a computação reconfigurável passou a fazer parte da formação do engenheiro da computação, pois é imperativo que os novos profissionais tenham completo domínio desta tecnologia para poderem integrá-la nos novos sistemas computacionais. Estes sistemas computacionais alcançam uma ampla faixa de aplicações, das de alto desempenho aos sistemas dedicados embarcados, computação pessoal e móvel, sistemas de entretenimento e comunicação móvel. Neste sentido, apresentamos a evolução que aconteceu no Curso de Engenharia da Computação, do UnicenP, a partir da adoção da tecnologia de Dispositivos Lógicos Programáveis (PLDs e FPGAs) em diversas disciplinas do curso, culminando com uma disciplina específica de Computação Reconfigurável.*

Palavras-chave: *Computação Reconfigurável, Engenharia da Computação, Lógica Programável.*

1. INTRODUÇÃO

Entre as novas tecnologias que assumem destaque esta a computação reconfigurável, a qual tem uma importância crescente nas soluções computacionais, justamente por suas duas características principais: desempenho e flexibilidade. Isto é possível devido ao avanço tecnológico dos dispositivos lógicos programáveis, que possibilitam cada vez mais uma alta

taxa de integração dos sistemas (hardware e software). Esta integração pode permitir até a construção de um sistema complexo em um único dispositivo, os chamados Sistemas em Chip Único (SOC), que podem ser dotados de sistemas operacionais simplificados, além de todos os recursos tecnológicos agregados nestes dispositivos. Outras aplicações complexas que exigem alto desempenho como o processamento de imagens em tempo real, comunicação gigahertz, além da possibilidade de substituição da eletrônica digital convencional tornam esta tecnologia essencial.

O estudo desta área é multidisciplinar, pois envolve projeto de sistemas digitais, analógicos, firmware, sistemas computacionais e sistemas operacionais, além dos conhecimentos específicos das áreas de aplicação dos sistemas.

Em função disto, a computação reconfigurável passou a fazer parte da formação do Engenheiro da Computação, pois é imperativo que os novos profissionais tenham completo domínio desta tecnologia para poderem integrá-la nos novos sistemas computacionais. Estes sistemas computacionais alcançam uma ampla faixa de aplicações, das de alto desempenho aos sistemas dedicados embarcados, computação pessoal e móvel, sistemas de entretenimento e comunicação móvel.

HARTENSTEIN (2004) cita que há uma deficiência na formação dos novos profissionais com a formação em Computação Reconfigurável, e principalmente que consigam explorar a potencialidade para sistemas de alto desempenho.

Em outro artigo HARTENSTEIN (2002) propõem uma mudança nos currículos dos cursos da área de computação com vistas à contemplação da Computação Reconfigurável. BOBDA (2005) sugere um programa de curso em Computação Reconfigurável, tendo em mente a formação de novos profissionais com este perfil para atuarem em computação reconfigurável.

Neste sentido, apresenta-se a evolução que aconteceu no Curso de Engenharia da Computação, do UnicenP, a partir da adoção da tecnologia de Dispositivos Lógicos Programáveis (CPLDs - *Complex Programmable Logic Devices* e FPGAs - *Field Programmable Gate Arrays*) em diversas disciplinas do curso, culminando com uma disciplina específica de Computação Reconfigurável.

2. O CURSO DE ENGENHARIA DA COMPUTAÇÃO

O curso de Engenharia da Computação do UnicenP, apresentado em TOZZI *et al* (1999), tem regime seriado anual e é oferecido nos turnos Diurno e Noturno. O curso oferecido no turno diurno tem duração de 4 anos e o curso oferecido no turno noturno tem duração de 5 anos. A grade curricular nos dois turnos contém exatamente as mesmas disciplinas, diferindo apenas em sua distribuição ao longo do período de duração do curso, devido à quantidade de aulas ofertadas em cada turno. Ambos os turnos têm uma carga horária total de 4210 horas-aula, sendo 160 horas de Estágio Supervisionado Obrigatório, 80 horas-aula para o Projeto Final de Curso e 50 horas de Atividades Complementares, sem contar com as atividades extra-classe, como trabalhos, pesquisas e projetos.

A estrutura curricular reúne o conjunto de disciplinas em duas grandes áreas de formação Profissional, hardware e software, conforme descrito em FERLIN *et al* (2005), juntamente com disciplinas da área de formação Fundamental (Cálculo, Física e outras), de formação Humanística (Humanidades), de Formação Gerencial (Gestão Empresarial e Gestão de Projetos) e de Formação de Especialidade (Computação Configurável, Inteligência Computacional, Instrumentação Biomédica e Objetos Distribuídos).

Detalhes adicionais do curso encontram-se descritos no Projeto Pedagógico do Curso de Engenharia da Computação do UnicenP, apresentado em FERLIN (2002).

3. LÓGICA PROGRAMÁVEL

A tecnologia de Lógica Programável faz parte do programa curricular do Curso de Engenharia da Computação desde a sua primeira turma matutina, a qual cursou a Disciplina Sistemas Digitais no ano de 2000. Desde então o uso desta tecnologia tem sido ampliado tanto nas atividades didáticas de diversas disciplinas como também em projetos finais, projetos de iniciação científica e outros.

A Figura 1 apresenta o histórico da parceria firmada entre o Curso de Engenharia da Computação / UnicenP e a Altera no ano de 1999, uma dos maiores fabricantes de semicondutores do mundo. Através do convênio foi disponibilizado um conjunto de kits didáticos e ferramentas de desenvolvimento que permitem o desenvolvimento de sistemas digitais complexos (inclusive com o embarcamento de processadores com sistemas operacionais), que são integráveis por configuração em chips VLSI (*Very Large Scale Integration*) no campo.

- **1999.** Assinatura do convênio de Parceria entre o UnicenP e a PI-Componentes, representante no Brasil da Altera.
- **2000.** Aquisição de kits de dispositivos e softwares; início da utilização da tecnologia na Disciplina Sistemas Digitais.
- **2001.** Laboratório de Lógica Programável é concluído; primeiro ano de uso pleno da tecnologia - Fase I.
- **2002.** Instituição incluída na Fase II da parceria – uso pleno da tecnologia. A disciplina Microprocessadores passa a fazer uso da tecnologia de Lógica Programável.
- **2003.** Prêmio – classificação da Instituição como Parceira Preferencial (com base na avaliação das atividades de uso da tecnologia de lógica programável no ano de 2002) – nível máximo de parceria é alcançado.
- **2004.** Laboratório de Projetos também é constituído e também dispõe das ferramentas de Lógica Programável; Prêmio – classificação da Instituição como Parceira Preferencial (com base na avaliação das atividades de uso da tecnologia de lógica programável no ano de 2003) – nível máximo de parceria.
- **2005.** Laboratório de Projetos é constituído e também dispõe das ferramentas de Lógica Programável; Prêmio – classificação da Instituição como Parceira Preferencial (com base na avaliação das atividades de uso da tecnologia de lógica programável no ano de 2004) – nível máximo de parceria. A Disciplina Optativa denominada Computação Reconfigurável passa a fazer uso da infraestrutura de lógica programável.
- **2006.** Prêmio – Classificação da Instituição como Top (com base na avaliação das atividades de uso da tecnologia de lógica programável no ano de 2005) - nível máximo de parceria instituída a partir do ano de 2005; um Curso de Pós-Graduação Latu-Sensu intitulado “Projeto de Sistemas Digitais e Analógicos Reconfigurável” passa a ser ofertado.

Figura 1 – Histórico da Parceria Curso de Engenharia da Computação / UnicenP e Altera.

A Figura 2 apresenta a evolução recente do número de alunos que a cada ano fez uso desta tecnologia nas disciplinas do curso de Engenharia da Computação. A Figura 3 apresenta a carga horária dedicada a esta tecnologia no curso. Como reflexo da crescente importância destes estudos tem-se na Figura 4 o número de artigos publicados pelos alunos ou professores do curso nesta área tecnológica.

A primeira turma graduada no curso de Engenharia da Computação foi a turma matutina do ano de 2002. Apenas em 2004 a primeira turma noturna foi graduada. A Figura 5 mostra o número absoluto de Projetos de Final de Curso em que a Tecnologia de Lógica Programável foi o centro do desenvolvimento.

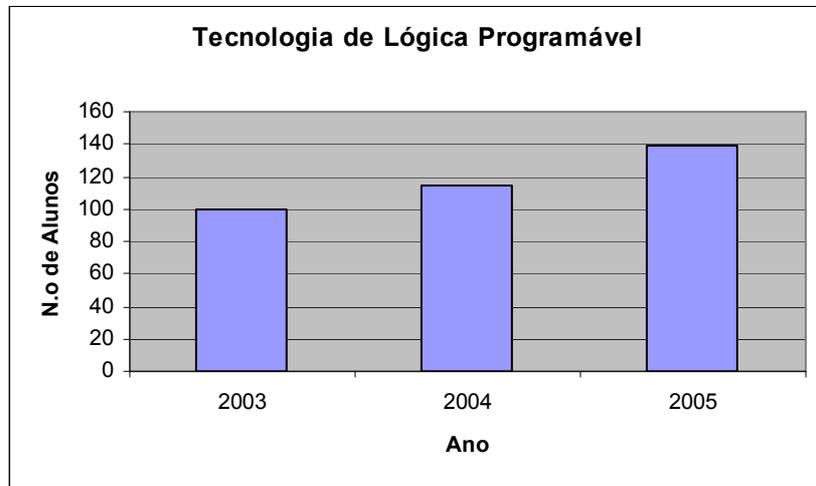


Figura 2 – Total de alunos do Curso de Engenharia da Computação do UnicenP que utilizam Tecnologia de Lógica Programável.

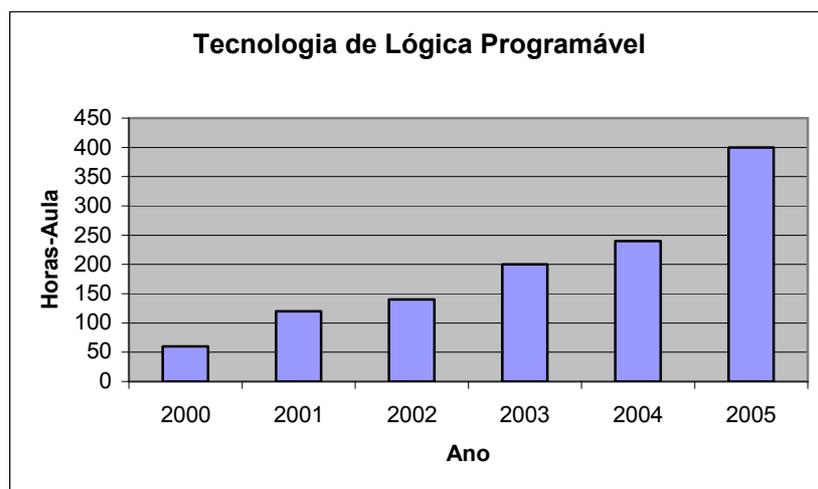


Figura 3 – Carga horária anual ministrada em Tecnologia de Lógica Programável no Curso de Engenharia da Computação do UnicenP.

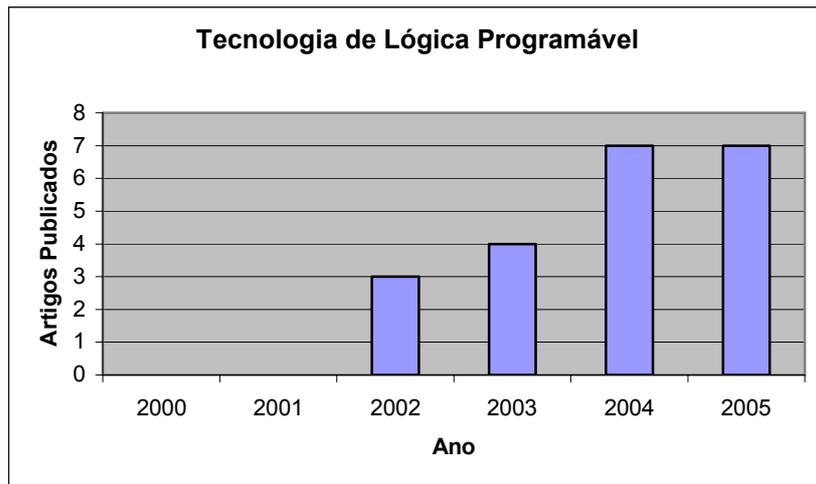


Figura 4 – Artigos publicados por docentes ou discentes do Curso de Engenharia da Computação do UnicenP na área de Lógica Programável.

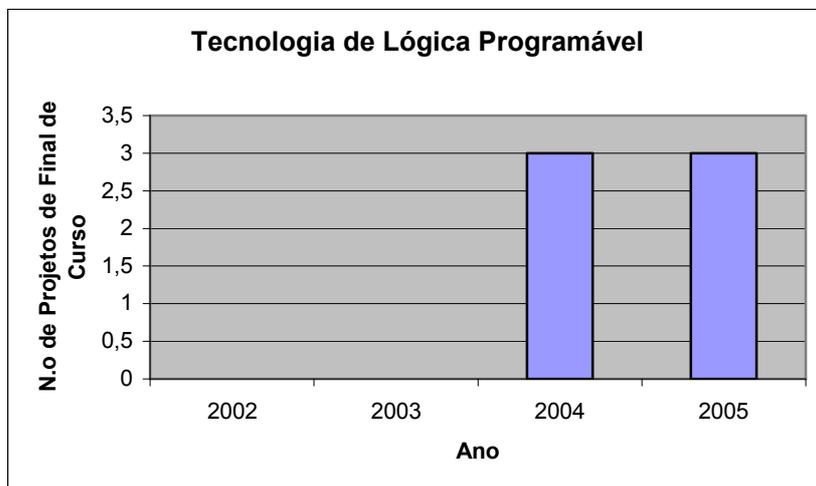


Figura 5 – Projetos de Final de Curso Concluídos no Curso de Engenharia da Computação do UnicenP na área de Lógica Programável.

4. DISCIPLINAS

A seguir descreve-se as disciplinas que trabalham diretamente com Lógica Programável e que formam a base para o desenvolvimento de projetos envolvendo Computação Reconfigurável.

4.1 Sistemas Digitais

Esta disciplina (FERLIN *et al*, 2005) ocorre na segunda série e tem uma carga total de 160 horas-aula, entre teoria e laboratório. A disciplina contempla uma revisão de dispositivos semicondutores aplicada aos principais dispositivos e tecnologias de circuitos integrados digitais, revisão de álgebra booleana (que foi estudada em Lógica Matemática na primeira série do curso), simplificação de funções, projeto de circuitos lógicos combinacionais e seqüenciais, aplicações de circuitos integrados TTL e CMOS de baixo e médio nível de integração e de CPLDs (*Complex Programmable Logic Devices*) e FPGAs (*Field Programmable Gate Arrays*) usando HDL (*Hardware Description Language*) (REGERT *et al*, 2003) e também outros dispositivos como circuitos de memória.

4.2 Microprocessadores

Esta disciplina da área de hardware ocorre na terceira série e tem uma carga total de 160 horas-aula, entre teoria e laboratório, como apresentado em FERLIN e PILLA (2004).

O foco de Microprocessadores é o projeto de sistemas dedicados, baseados em microprocessadores ou microcontroladores. Tópicos relacionados à organização de computadores de propósito geral ou computadores com foco no alto desempenho são também estudados. Assim, os exemplos de arquiteturas funcionais são principalmente baseados no microcontrolador 8051 (tópico principal do curso no segundo semestre). Outras arquiteturas como família x86, PowerPC e outros processadores RISC e CISC comerciais são usados como exemplos ilustrativos.

O projeto do processador em ambas as disciplinas faz uso da lógica reconfigurável como ferramenta didática, permitindo pela construção com participação do aluno de sistemas complexos e sua compreensão. Um projeto de periférico e de arquitetura de processador RISC de 32 bits (CICHACZEWSKI *et al*, 2003) é desenvolvido com base na tecnologia de Lógica Programável. Demonstrações de sistemas embarcados em chip (SoC) com sistema operacional Linux são realizadas, como uma demonstração de servidor web baseado no processador IP (*Intellectual Propriety*) NIOS (processador da Altera, de 32 bits).

4.3 Projeto Final

O Projeto Final de Curso FERLIN *et al* (2003) tem como objetivo permitir ao aluno a chance de experimentar o conjunto do conhecimento adquirido ao longo do curso por meio de um projeto interdisciplinar. Esta oportunidade é materializada através do desenvolvimento de um projeto sob supervisão direta de um professor e com a avaliação de uma banca composta por pelo menos três professores do curso.

Na área de Computação Reconfigurável os seguintes projetos já foram desenvolvidos:

- **Computação Configurável Utilizando Processamento Paralelo.** Este trabalho desenvolve uma arquitetura baseada em chip FLEX 10k20 que gerencia o acesso a um sistema de memória disponível a um par de microcontroladores, conforme descrito por RUCINSKI e FERLIN (2004). A lógica realizada da FPGA modela o acesso destes processadores à memória nas formas de acesso compartilhado e de acesso distribuído. Os processadores cooperam entre si (com ambos os modelos de memória) para realizar de forma otimizada o cálculo da Transformada Rápida de Fourier (FFT – *Fast Fourier Transform*).
- **Sistema de Exibição de Imagens Remotas.** Este equipamento tem como finalidade permitir a exibição de seqüências de imagens em terminais remotos (slides), conforme descrito por REGERT e PILLA (2004). O projeto, baseado em chip ACEX envolve o desenvolvimento de um software de pré-processamento e transmissão de imagens, uma interface de transmissão por rádio com conexão ao PC via USB, um sistema receptor por rádio, conversão USB, e módulo de gerenciamento de imagens em monitor remoto (sem a presença de computador PC no sistema remoto).
- **Classificador LVQ Configurável em FPGA.** Este trabalho desenvolveu uma rede neural do tipo LVQ em uma FPGA Cyclone (kit NIOS-Cyclone), conforme descrito por POLLI e PILLA (2005). A partir de arquitetura de rede LVQ dimensionada na ferramenta Matlab, um aplicativo específico faz a captura dos parâmetros da rede e, via interface USB, faz a configuração da rede implementada na FPGA. A rede foi projetada em linguagem VHDL no ambiente Quartus II.

- **Sistema de Configuração e Monitoração Remota de Lógica Programável.** Este sistema, conforme descrito por CARNEIRO e PILLA (2005), usa um PC como servidor de aplicação e reconfiguração dotado de um sistema de interfaces para um kit UP1. Assim, usando um aplicativo cliente dedicado, é possível a qualquer pessoa com acesso à rede em que o servidor encontra-se conectado projetar lógica (ambiente Quartus II), enviar o arquivo de configuração resultante e interagir, em tempo real (através de interface gráfica que representa o próprio kit UP1) com o kit UP1 que realizará o processamento da lógica projetada.
- **Painel Reconfigurável Aplicado à Indústria Automotiva.** Trata-se de um painel automotivo que pode ter seu conjunto de instrumentos reconfigurado pelo usuário através de um aplicativo dedicado, conforme descrito por ROLANSKI e ZIMMER (2005).

4.4 Optativa – Computação Reconfigurável

A Disciplina optativa Computação Reconfigurável é ofertada aos alunos da última série do Curso de Engenharia da Computação do UnicenP, numa carga semanal de 2 horas-aula e total de 80 horas-aula no ano.

A disciplina Computação Reconfigurável pretende estender conhecimentos já desenvolvidos nas outras disciplinas de Sistemas Digitais e Microprocessadores. Assim, esta disciplina (optativa do último ano do Curso de Engenharia da Computação) segue a estrutura anual com carga semanal de duas horas-aula.

No primeiro bimestre são inicialmente introduzidos alguns conceitos fundamentais sobre a tecnologia da computação reconfigurável, destacando-se dispositivos, ferramentas de desenvolvimento de lógica e de sistemas integrados, questões tecnológicas associadas a estas ferramentas como a modelagem de alocação e roteamento, interfaces de configuração e aplicações.

Em seguida, faz-se um estudo detalhado de dispositivos (recordação) básicos como PROMs, PLAs, PALs Gas como elementos que iniciaram a tecnológica de lógica ainda programável. Então, são estudadas as linhas de dispositivos CPLDs e FPGAs dos maiores fabricantes, em suas arquiteturas e características gerais, elementos internos especiais e gama de aplicações. Além dos dispositivos digitais, os dispositivos analógicos (FPAA – *Field Programmable Analog Arrays*) também são discutidos. Da mesma forma, alguns ambientes de desenvolvimento são tomados como exemplos, além de sistemas operacionais empregáveis em aplicações SoC. Finalmente, abordam-se questões avançadas de aplicação, como a tecnologia de Hardware Evolutivo, exemplificando possíveis soluções em que num futuro próximo esta tecnologia será utilizada.

No segundo bimestre dá-se ênfase ao projeto de sistemas através da linguagem de descrição de hardware VHDL. Em disciplinas anteriores a síntese por linguagem de descrição de hardware também é desenvolvida, mas com outra linguagem (AHDL), que é um subconjunto de VHDL que permite um enfoque mais próximo da representação hora da lógica digital hora do próprio hardware, o que facilita o entendimento, por parte do aluno.

O segundo semestre da disciplina Computação Reconfigurável é dedicado a realização de um projeto em equipes sob orientação do professor. O projeto visa mostrar a amplitude das aplicações dos sistemas reconfiguráveis e pode tanto abordar o embarcamento de sistemas de processamento de sinais como filtros digitais, análise espectral, desenvolvidos em parceria com outra disciplina regular concomitante como Processamento Digital de Sinais ou com o apoio de outras disciplinas como a optativa Inteligência Computacional, como por exemplo para o desenvolvimento de soluções embarcadas de algoritmos genéticos. Nesta disciplina são enfatizados o uso de recursos avançados como bibliotecas IPs proprietárias, ambientes de

desenvolvimento integrados como o NIOS / SOPC da Altera e eventualmente sistemas operacionais como o MicrolinuxTM.

5. PROJETOS INTERNOS

Diversos projetos têm sido desenvolvidos voltados à Computação Reconfigurável, dentre os quais destacamos alguns que servem para o estudo e desenvolvimento de outros mais.

- **Arquitetura Paralela Reconfigurável de Alto Desempenho aplicada a Métodos Numéricos.** O trabalho apresentado por FERLIN *et al* (2005) propõe-se uma arquitetura de máquina paralela reconfigurável baseada em fluxo de dados aplicada a problemas computacionais com eventos simultâneos, como nos cálculos numéricos. Esta arquitetura estará baseada na Computação Reconfigurável, onde a máquina poderá ser reconfigurada para melhor adequar o hardware ao software, em função da aplicação a ser realizada. Isto só é possível devido à implementação dos elementos processadores e da unidade de controle em FPGA utilizando a lógica programável.
- **Arquitetura Paralela Reconfigurável para Algoritmos Genéticos Aplicada à Síntese de Circuitos Digitais Combinacionais.** O trabalho consiste em uma arquitetura de máquina paralela reconfigurável para um Algoritmo Genético aplicado a um problema de otimização de circuitos combinacionais com uma abordagem multi-objetivo. A arquitetura é composta por uma unidade central, responsável por todo o controle dos elementos processadores, além do gerenciamento do processo de seleção, *crossover* e mutação dos cromossomos selecionados a cada geração. Os elementos processadores são os responsáveis pela obtenção dos *fitness* dos cromossomos com base na tabela verdade..
- **Mesa Digital.** Neste trabalho projetou-se uma Mesa de Testes Digitais usando uma CPLD, conforme descrito por LAMOGLIA *et al* (2004). O objetivo deste projeto é auxiliar na concepção e análise de circuitos digitais, sendo de grande aplicabilidade como kit educacional.
- **Microprocessador CISC.** Neste trabalho foi desenvolvido um microprocessador CISC (*Complex Instruction Set Computer*) de 8 bits e 16 instruções por meio de linguagem de descrição de hardware, como apresentado em REGERT *et al* (2003). A implementação é em FPGA, onde um conjunto básico de estruturas funcionais e de instruções foi implementado e testado.
- **Microprocessador RISC.** Neste trabalho foi desenvolvido um microprocessador RISC (*Reduced Instruction Set Computer*) de 8 bits e 14 instruções por meio de linguagem de descrição de hardware, como apresentado em CICHACZEWSKI *et al* (2003). O dispositivo foi projetado para operar em uma FPGA, com capacidade de expansão de características.

6. KITS EDUCACIONAIS EPM E CYCLONE

O kit EPM (Figura 6) faz uso de CPLD EPM30xxALC44-xx da Altera são dispositivos lógicos programáveis construídos com tecnologia CMOS EEPROM, de alta performance, baixo custo e alta densidade, conforme descrito por EQUIPE (2005a). Este kit foi desenvolvido pelo Curso de Engenharia da Computação para desenvolvimento de projetos nas Disciplinas Sistemas Digitais e Microprocessadores. Este kit permite ao aluno o desenvolvimento de experiências e projetos em laboratório ou em sua própria residência.

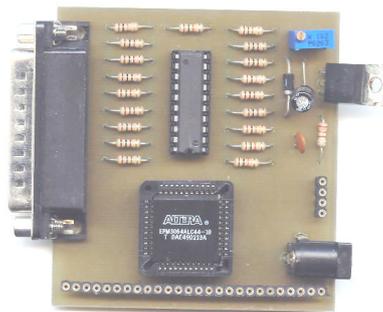


Figura 6 – Kit EPM.

O kit Cyclone (Figura 7) emprega uma FPGA EP1C3T144 da Altera, conforme descrito por EQUIPE (2005b). Este kit permite o desenvolvimento de experimentos pelos alunos em projetos de sistemas avançados na Disciplina Computação Reconfigurável.

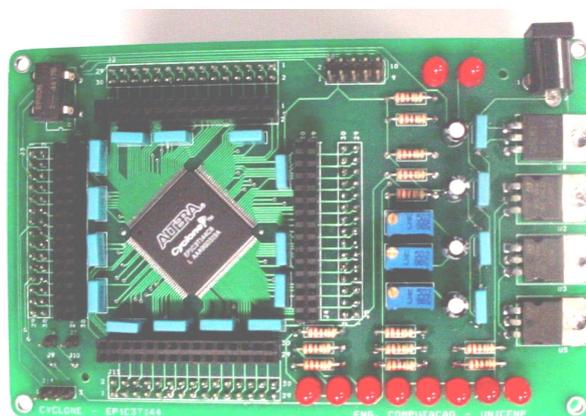


Figura 7 – Kit Cyclone.

7. PROJETOS EXTERNOS – CONVÊNIOS

O primeiro convênio, já em etapa final, foi firmado com a empresa Medicalway Equipamentos Médicos. O UnicenP, conforme descrito por CUNHA *et al* (2004), demonstra grande interesse por pesquisas nas áreas de Engenharia Biomédica em nível de graduação. Por esta razão, o convênio firmado com uma empresa que atua nesta área tende a aumentar o interesse por parte dos alunos, em pesquisas na área de engenharia biomédica, pois além dos resultados de desenvolvimento acadêmico, existe a possibilidade de que exista um interesse da empresa em financiar o desenvolvimento. Isto aumenta a qualidade acadêmica dos trabalhos sendo desenvolvidos.

8. CONCLUSÃO

Com as novas tecnologias que cada dia surgem e são rapidamente incorporadas nas empresas, é imperativo que os cursos se adaptem para atender este novo perfil na formação de seus egressos. E este é o caso da Computação Reconfigurável que ganhou um impulso nos últimos anos com os novos dispositivos de lógica programável, que a cada dia possuem mais funcionalidades e recursos, possibilitando cada vez mais a sua incorporação em sistemas computacionais complexos, principalmente os que são voltados ao alto desempenho.

Por isso é fundamental que os cursos estejam sempre escutando e observando o mercado, para atenderem, dentro do possível, os novos perfis que são demandados pela sociedade, visando atender um melhor desenvolvimento econômico-social de forma sustentável.

Foi nesse contexto que o curso de Engenharia da Computação do UnicenP, ofertou para seus alunos (formandos), desde 2005 a disciplina de Computação Reconfigurável, com o intuito de formar profissionais habilitados e capazes de atuarem nesta nova área de Computação Reconfigurável. Contudo, vale ressaltar que este tipo de iniciativa, vale também para outras áreas, por meio de disciplinas que são ofertadas para os alunos na forma de disciplinas Optativas.

Cabe ressaltar que esta disciplina de Computação Reconfigurável vem coroar toda uma formação que é feita desde as primeiras séries do curso, começando pela disciplina de Sistemas Digitais, passando por Microprocessadores e pelas demais disciplinas, culminando nos Projetos de Final de Curso.

REFERÊNCIAS BIBLIOGRÁFICAS

BOBDA, C. Building up a Course in Reconfigurable Computing. In: MSE05 - International Conference on Microelectronic Systems Education. **Proceedings**. 2005.

CARNEIRO, C.S.; PILLA jr, V. (Orientador). **Sistema de Configuração e Monitoração Remota de Lógica Programável Através de Protocolo Internet**. Curitiba, UnicenP, 2005. (Monografia de Projeto Final do Curso de Engenharia da Computação).

CICHACZEWSKI, E.; PRZYSIEZNY, E.T.; PILLA Jr, V.; FERLIN, E.P. Microprocessador RISC Implementado em Lógica Programável. In: VIII PIBIC - Seminário de Iniciação Científica e Tecnológica CEFET-Pr/CNPq. **Anais**. Curitiba-PR, 2003. p. 9-12.

CUNHA, J.C.; PILLA Jr, V.; FERLIN, E.P.; BOREKI, G.A Integração Entre Universidade e Empresa Através da Cooperação Científica no Curso de Engenharia da Computação do UnicenP. In: COBENGE 2004 - Congresso Brasileiro de Ensino de Engenharia. **Anais**. Brasília-DF, 2004.

FERLIN, E.P. **Projeto Pedagógico do Curso de Engenharia da Computação – UnicenP**. UnicenP. Curitiba-PR, 2002.

FERLIN, E.P.; LOPES, H.S.; LIMA, C.R.E.; JORY, C.; SILVA Jr, P.G. Arquitetura Paralela Reconfigurável de Alto Desempenho aplicada a Métodos Numéricos. In: I2TS 2005 - 4th International Information, and Telecommunication Technologies Symposium. **Proceedings**. Florianópolis-SC, 2005.

FERLIN, E.P.; PILLA Jr, V.; CUNHA, J.C. The Graduation Thesis in the Computer Engineering Program at UnicenP. In: FIE 2003 - 33rd ASEE/IEEE - Frontiers in Education Conference, **Proceedings**. Boulder-USA, 2003.

FERLIN, E.P.; PILLA Jr, V. Microprocessors: From Theory to Practice, a Didactic Experience. In: FIE 2004 - 34rd ASEE/IEEE - Frontiers in Education Conference, **Proceedings**. Savannah-USA, 2004.

FERLIN, E.P.; GONÇALVES, M.M.; PILLA Jr., V. The Integration of Hardware Area Courses in the Computer Engineering Program at UnicenP. In: FIE 2005 - 35th ASEE/IEEE - Frontiers in Education Conference. **Proceedings**. Indianapolis-USA, 2005.

HARTENSTEIN, R., Reconfigurable Computing: urging a revision of basic CS curricula. In: ICSENG02 - 15th International Conference on Systems Engineering. **Proceedings**. Las Vegas-USA, 2002.

HARTENSTEIN, R., Reconfigurable HP: torpedoed by Deficits in Education? In: 7th International Conference on High Performance Computing and Grid in Asia Pacific Region. **Proceedings**. 2004.

EQUIPE DO LABORATÓRIO DE ALTO DESEMPENHO. **Kit Cyclone**. Curitiba, Curso de Engenharia da Computação do UnicenP, 2005b. (Manual técnico).

EQUIPE DO LABORATÓRIO DE ALTO DESEMPENHO, **Placa para Programação de CPLDs Altera do Tipo EPM30xxALC44-xx**. Curitiba, Curso de Engenharia da Computação do UnicenP, 2005a. (Manual técnico).

LAMOGLIA, V.; PERRETTO, M.; PILLA Jr, V. Desenvolvimento de Uma Mesa de Testes Digitais para Auxílio na Análise de Circuitos. In: IX PIBIC - Seminário de Iniciação Científica e Tecnológica CEFET-Pr/CNPq, **Anais**. Curitiba-PR, 2004. p. 151-154.

POLLI, V.A.; PILLA Jr, V. (Orientador). **Classificador LVQ Configurável em FPGA**. Curitiba, UnicenP, 2005. (Monografia de Projeto Final do Curso de Engenharia da Computação).

REGERT, D. V., PEREIRA, R. D., CENDON, R. V.; PILLA Jr, V.; et al. Microprocessador CISC Desenvolvido em Linguagem de Descrição de Hardware. In: VIII PIBIC - Seminário de Iniciação Científica e Tecnológica CEFET-Pr/CNPq, **Anais**. Curitiba-PR, 2003. p. 201-204.

REGERT, D.V.; PILLA Jr, V. Terminal Remoto para a Exibição Seqüencial de Imagens Seqüenciais. In: XX CRICTE - Congresso Regional de Iniciação Científica e Tecnológica em Engenharia. **Anais**. Foz do Iguaçu-PR, 2005.

ROLANSKI, S.V.; ZIMMER, A. (Orientador). **Painel Reconfigurável Aplicado à Indústria Automotiva**. Curitiba, UnicenP, 2005. (Monografia de Projeto Final do Curso de Engenharia da Computação).

RUCINSKI, R.N.; FERLIN, E.P. (Orientador). **Computação Reconfigurável Utilizando Processamento Paralelo**. Curitiba, UnicenP, 2005. (Monografia de Projeto Final do Curso de Engenharia da Computação).

TOZZI, M J.; DZIEDZIC, M.; FERLIN, E.P.; NITSCH, J.C.; RODACOSKI, M. Os Cursos de Engenharia do UnicenP, In: COBENGE 1999 - XXVII Congresso Brasileiro de Ensino em Engenharia, 1999, **Anais**. Natal - RN – Brasil. 1999, p. 2662-2669.

THE LEARNING OF RECONFIGURABLE COMPUTING IN THE COMPUTER ENGINEERING PROGRAM

Abstract: *The reconfigurable computing has an increasing importance in the computational solutions because of its two mains characteristics: performance and flexibility. This became possible with the technological advance of the Programmable Logic Devices (PLDs) and the Field Programmable Gate Array (FPGAs), which makes possible an increasing level of system integration (hardware and software). This integration can allow the construction of a complex system in a single device, the System on Chip (SoC) technology. This is a multidisciplinary area, because it involves digital systems projects (some time analog systems also), firmware and operational systems development, beyond the specific knowledge of the areas of the systems applications. For this reasons the reconfigurable computation became part of the computer engineer formation. It is imperative that the new professionals have*

complete domain of this technology to be able to integrate it in the new computational systems. These computational systems reach a wide range of applications, from high performance computing to embedded systems, personal and mobile computation, to entertainment and mobile communication. In this direction, we present the evolution that happened in the Computer Engineering Program at UnicenP from the adoption of the technology of PLDs and FPGAs in several courses, and the inclusion of a specific course of Reconfigurable Computing.

Key-words: *Computer Engineering, Programmable Logic, Reconfigurable Computing.*